

ФГОУ СПО «Уральский радиотехнический колледж им. А.С. Попова»

ОДОБРЕНЫ

ЦМК «ЭВМ»

Протокол от «___» ___ 20___ г. № ___

Председатель ЦМК

_____ С.В. Поликарпова

УТВЕРЖДАЮ

Заместитель директора
по учебной работе

_____ Д.В. Колесников

«___» _____ 20___ г.

**Вопросы к экзамену по дисциплине
«Микросхемотехника»
для специальности 230106 Техническое обслуживание средств вычислительной
техники и компьютерных сетей,
семестр 4**

1. Системы счисления. Позиционные, непозиционные системы счисления. Основание системы счисления.
2. Формула разложения.
3. Правила перевода целых чисел из одной системы счисления в другую.
4. Правила перевода дроби из одной системы счисления в другую.
5. Правила перевода чисел с кратными основанием систем счисления.
6. Алгебра логики. Логические переменные. Логические выражения.
7. Основные операции алгебры логики.
8. Аксиомы алгебры логики.
9. Законы алгебры логики.
10. Функции конъюнкция, запрет, дизъюнкция, штрих Шеффера, стрелка Пирса. УГО.
11. Функции инверсия, неравнозначность, равнозначность, импликация. УГО.
12. Минтермы, макстермы.
13. Совершенная дизъюнктивная нормальная форма функции, совершенная конъюнктивная нормальная форма функции.
14. Способы представления логических функций.
15. Преобразование функции в требуемый базис.
16. Карты Карно. Назначение. Правила минимизации функций с использованием карт Карно.
17. Методика синтеза комбинационной схемы.
18. Назначение дешифратора. Полный дешифратор. Таблица истинности.
19. Дешифраторы в интегральном исполнении. УГО. Назначение входов, выходов. Принцип работы.
20. Нарастивание количества входов и выходов дешифратора.
21. Назначение шифраторов. Шифраторы в интегральном исполнении.
22. Нарастивание количества входов шифратора.
23. Мультиплексоры. Назначение. УГО. Назначение входов, выходов.
24. Мультиплексор – универсальная логическая схема.
25. Демультимплексоры. Назначение. УГО.
26. Семисегментный индикатор. Преобразователь двоичного кода в код семисегментного индикатора. Назначение входов, выходов.
27. Последовательностные схемы. Определение. Запоминающий элемент.
28. Назначение триггеров. Обозначение входов и выходов.
29. Классификация триггеров.
30. Асинхронный RS – триггер с прямыми входами. Схема. УГО. Таблица состояний.
31. Асинхронный RS – триггер с инверсными входами. Схема. УГО. Принцип работы.
32. Синхронный RS – триггер со статическим управлением. Схема. Принцип работы. УГО.
33. Синхронный триггер со статическим управлением по входу С. Временные диаграммы работы.
34. Синхронный триггер с динамическим управлением по входу С. Временные диаграммы работы.
35. Двухступенчатый триггер. Схема. Принцип работы. УГО.

36. JK – триггер. УГО. Таблица состояний. Временные диаграммы работы.
37. D- триггер. T – триггер. УГО. Таблицы состояний. Временные диаграммы работы.
38. Преобразование одного типа триггера в другой.
39. Классификация регистров.
40. Регистр памяти в интегральном исполнении. Назначение входов, выходов. Принцип работы.
41. Регистры сдвига в интегральном исполнении. Назначение входов, выходов. Режимы работы.
42. Кольцевой регистр сдвига.
43. Классификация счетчиков.
44. Асинхронные счетчики в интегральном исполнении.
45. Синхронные счетчики в интегральном исполнении.
46. Проектирование счетчика с произвольным модулем.
47. Делители частоты.
48. Цифровые компараторы.
49. Сумматоры. Назначение. Полный сумматор. Таблица истинности полного сумматора.
50. Сумматоры в интегральном исполнении. Назначение входов, выходов.
51. Магистральные приемопередатчики. УГО. Назначение входов выходов.
52. Классификация памяти.
53. Основные характеристики ИМС памяти.
54. ИМС статической оперативной памяти. УГО. Назначение входов, выходов. Временные диаграммы работы.
55. ИМС динамической оперативной памяти. УГО. Назначение входов, выходов. Временные диаграммы работы.
56. Проектирование модуля оперативной памяти.
57. ЗУ типа ROM(M), PROM.
58. Классификация ПЗУ.
59. ЗУ типа EPROM, EEPROM.
60. ИМС ПЗУ.

Типовые практические задания

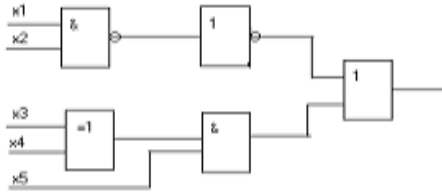
1. Перевести десятичное число $A=38$ в шестнадцатеричную систему счисления, а из шестнадцатеричной системы – в двоичную.
2. Перевести восьмеричное число $A=254$ в двоичную систему счисления, а из двоичной системы – в шестнадцатеричную.
3. Перевести двоичное число $A=1011000,001100$ в шестнадцатеричную систему счисления, а из шестнадцатеричной системы – в десятичную.
4. Перевести шестнадцатеричное число $C= F1,59$ в двоичную систему счисления, а из двоичной системы – в десятичную.
5. Записать минтермы, макстермы функции Y

A	B	C	Y
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	0

6. Записать СДНФ и СКНФ функции Y

A	B	C	Y
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	0

7. Анализ схемы. Указать названия элементов, функцию и сигнал на выходе каждого элемента



8. Записать МДНФ У и перевести её в базис Шеффера

A	B	C	Y
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	0

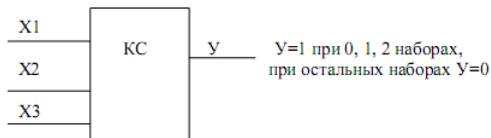
9. Записать МДНФ У и перевести её в базис Пирса

A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	0

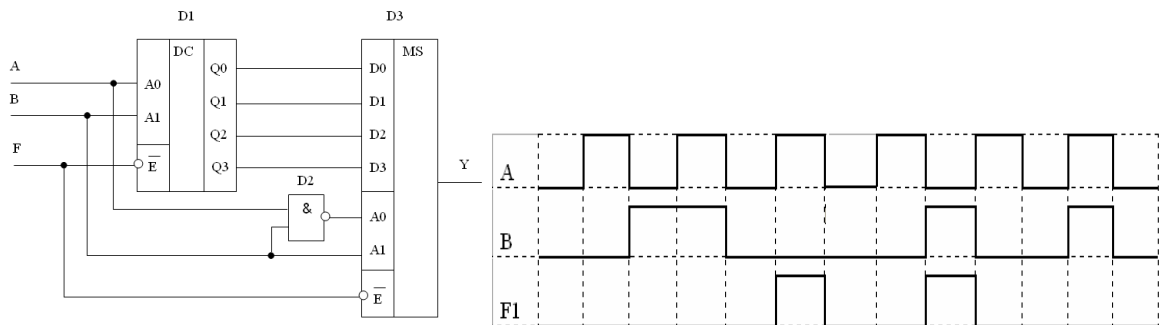
10. Преобразовать функцию в базис Пирса. Построить схему.

$$Y = X1X2 + X3X1 + X3X2$$

11. Синтез комбинационной схемы. Схему реализовать на элементах Шеффера.



12. Изобразить временную диаграмму выходного сигнала Y комбинационного устройства.



13. Разработать схему дешифратора, имеющего 4 входа и 16 выходов на ИМС КР1533ИД4.

14. Разработать схему шифратора, имеющего 16 входов и 4 выхода.

15. Разработать одновыходную комбинационную схему, имеющую 4 входа. Значение функции равно 0 при 0, 1, 3, 4, 6, 8, 10, 12 наборах входных сигналов, при остальных наборах - равно 1. Схему реализовать на мультиплексоре.

16. Преобразовать JK триггер в триггер с законом функционирования

E2(t)	E1(t)	Q(t+1)
0	0	0
0	1	1
1	0	0
1	1	Q(t)

17. Разработать схему шестнадцатиразрядного кольцевого регистра сдвига вправо на ИМС КР1533ИР13.

18. Разработать схему шестнадцатиразрядного регистра сдвига влево на ИМС КР1533ИР13.
19. Разработать схему шестнадцатиразрядного регистра памяти на ИМС КР1533ИР35.
20. Разработать схему счетчика, имеющего модуль 358 на ИМС КР1553ИЕ6.
21. Разработать схему счетчика, имеющего модуль 34 на ИМС КР1553ИЕ7.
22. Разработать схему счетчика, имеющего модуль 25 на ИМС КР1553ИЕ2.
23. Разработать схему делителя частоты на 150 на ИМС КР1533ИЕ7.
24. Организация ИМС статической памяти 64x8. Общие входы-выходы данных. Три состояния. Рассчитать емкость. Начертить УГО. Начертить временную диаграмму режима чтения.
25. Организация ИМС статической памяти 128x8. Раздельные входы-выходы данных. Три состояния. Рассчитать емкость. Начертить УГО. Начертить временную диаграмму режима записи.
26. Организация ИМС динамического ОЗУ 1М x 4. Общие входы-выходы данных. Три состояния. Рассчитать емкость. Начертить УГО. Начертить временную диаграмму режима записи.
27. Организация ИМС динамического ОЗУ 512 x 8. Раздельные входы-выходы данных. Три состояния. Рассчитать емкость. Начертить УГО. Начертить временную диаграмму режима чтения.
28. Организация модуля ОЗУ 32 x 4. Организация ИМС статической памяти 8 x 4. Разработать схему модуля.
29. Организация модуля ОЗУ 4 x 4. Организация ИМС статической памяти 4 x 1. Разработать схему модуля.
30. Организация модуля ОЗУ 64 x 8. Организация ИМС статической памяти 8 x 4. Разработать схему модуля.

Преподаватель

подпись

Харламова О.Г.

(И.О. Фамилия)